

コンピュータの進化がとまる？

梅田享英 umeda takahide

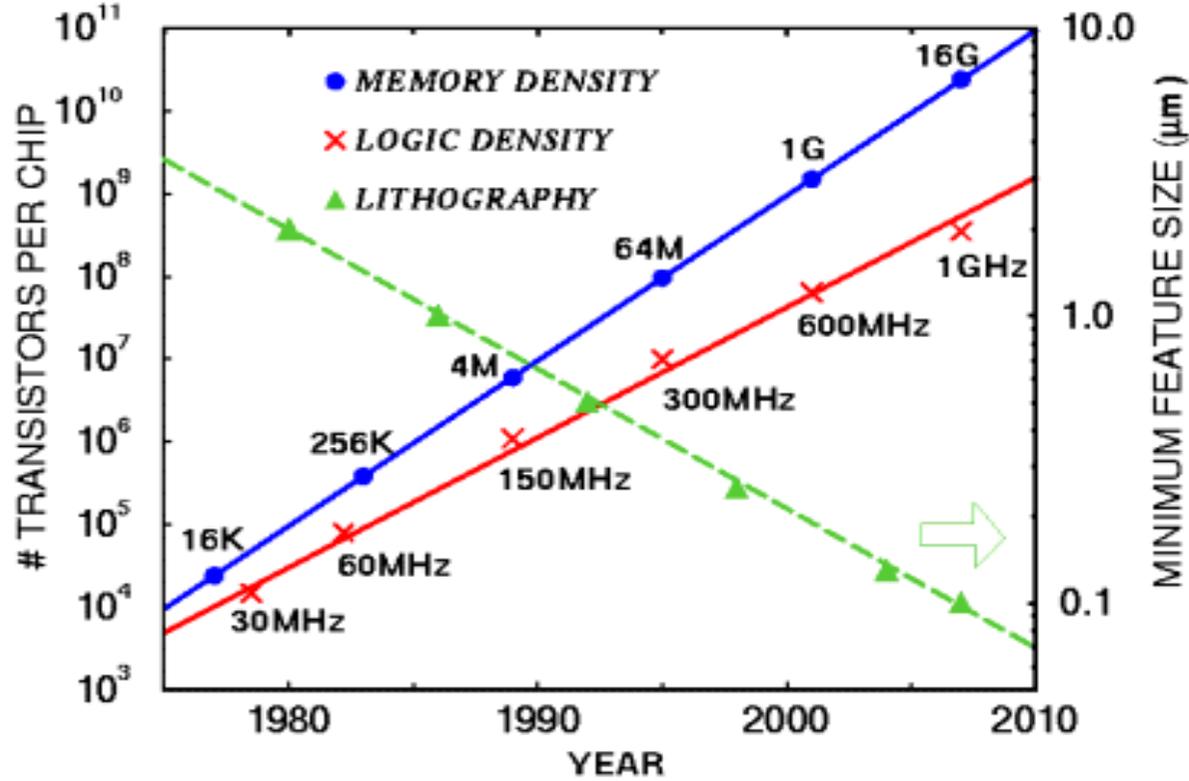
(知的コミュニティ基盤研究センター)

コンピュータの頭脳(シリコンチップ)に関するお話

シリコンチップ = 大規模集積回路、LSI、Large Scale Integrated circuit、IC

1. シリコンチップの進化が物理的限界に近づいている
2. シリコンチップのスピードは何で決まっているか？ どうしたら限界を超えられるのか？
3. シリコンチップの集積度にも限界が...
4. 企業は大学に期待している(ように思う)。それはやっぱり「基礎を固めて欲しい」というところだ。

IBM J. R&D39,245(1995)



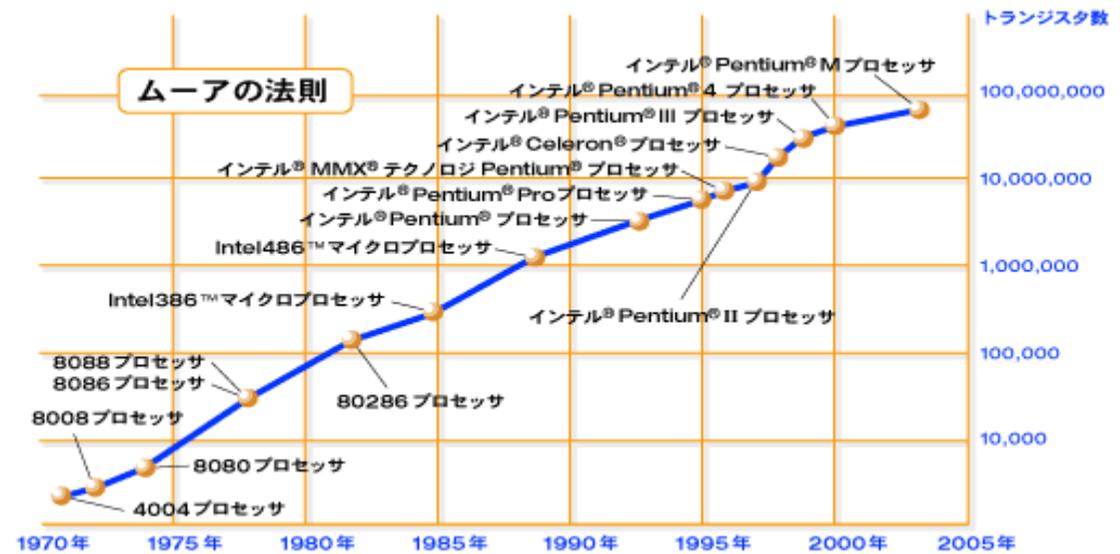
シリコンチップの進化

【高集積化】 トランジスタ数を増やす (現在、8000万個/チップ)
高機能化

【微細化】 トランジスタを小さくする (現在0.13μm) 高速化

どこまで進化するのか？

Intelホームページ(2003)



The end of the road for silicon?

Max Schultz

Computer chips continue to shrink. But the discovery that a layer of silicon dioxide must be at least four to five atoms thick to function as an insulator suggests that silicon-based microchips will reach the physical limits of miniaturization early next century.

Silicon-based microelectronic devices have revolutionized our world in the past three decades. Integrated circuits, built up from many silicon devices (such as transistors and diodes) on a single chip, control everything from cars to telephones, not to mention the Internet. The thirst for cheaper electronic memory, and faster and more powerful processors, is still not satisfied. Each year we see more powerful chips with smaller device features, making them smarter and cheaper. The miniaturization of the devices found in integrated circuits is predicted by the semiconductor industry roadmap to reach atomic dimensions in 2012. According to Müller *et al.* (page 756 of this issue¹), the narrowest feature of silicon devices—the gate oxide—will then reach its fundamental physical limit. In a transistor, the gate oxide insulates the voltage electrode from the current-carrying electrodes (Fig. 1). At a thickness of less than four layers of silicon atoms, current will penetrate through the gate oxide causing the chip to fail.

In 1925, Lilienfeld patented² the first field-effect device (one where current flow is modified by applying an electric field) based on silicon, but he probably never got it to work. It wasn't until 1960 that Kahng and Atalla³ demonstrated the first metal-oxide semiconductor field-effect transistor (MOSFET), a remarkably simple device

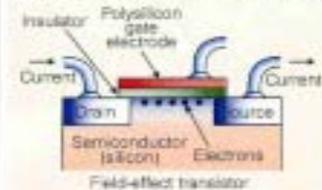


Figure 1 A field effect transistor (FET), such as that used in computer memory chips. The FET consists of source and drain channel contacts, and a polysilicon gate electrode separated from the semiconductor silicon by the insulator SiO₂. When the voltage on the gate is positive, electrons accumulate on the semiconductor surface making the channel between source and drain conducting and so turning the transistor from the 'off' into the 'on' state.

(Fig. 1), in which the semiconductor silicon plays a crucial role. This planar electronic device revolutionized electronics because a large number of MOSFETs and their interconnections could be built up on the surface of a single silicon chip.

Only ten years later, the first integrated circuits—a 1 kilobit memory chip and a 750 kHz microprocessor unit—appeared on the market as the first 'large-scale integrated' devices with 100 to 5,000 components squeezed onto a single chip. Since then, continuous evolution has increased the number of device components on a chip by a factor of 64,000 to a fully integrated 64 megabit memory chip, in which there are more than one hundred million electronic components. The scaling down of device sizes not only increases the number of transistors per chip, but also increases the speed of the circuits, up to 600 MHz in today's personal computers.

The progress up to now is well described by 'Moore's law'. Gordon Moore predicted

in 1965 that for each new generation of memory chip and microprocessor unit on the market, the device size would reduce by 33%, the chip size would increase by 50%, and the number of components on a chip would quadruple every three years. So far this trend has shown no sign of stopping.

Several properties of silicon have made these developments in microelectronics possible. Silicon can be grown in single crystals more than 1 m long and 30 cm across, weighing approximately 200 kg. The purity of the crystal and the number of electrically active defects are well under control. The number of atomic crystal defects in sub-micrometre-sized MOSFETs is now limited to individual centres that act as traps for electrons. Such traps may be identified, individually characterized, and counted, so that single-electron transistors are possible⁴.

The special feature of silicon, which makes it the semiconductor of choice for MOSFETs, is its native oxide. Silicon dioxide (SiO₂) is an almost perfect insulator with a resistivity in excess of 10¹⁶ Ω cm. The insulating films of SiO₂ grown on silicon are smooth and coherent with no holes in a thickness range down to single atomic layers⁵. The interface with silicon is abrupt and there are very few electrically active defects at the interface⁶. In the laboratory it is now possible to produce MOSFETs and integrated circuits⁷ with gate oxides less than ten atoms across. Such thin films are required to maintain the current response of the transistor to lower voltages at the gate electrode. Manufacturers need to lower the

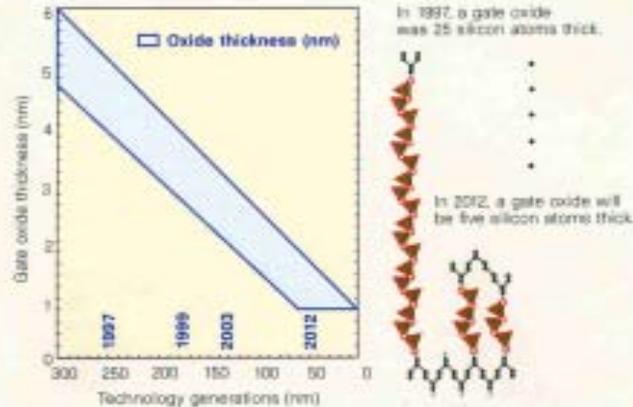
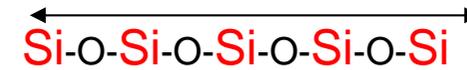


Figure 2 Semiconductor industry roadmap. Predictions of the gate oxide (SiO₂) thickness for future technology generations, which are defined by the critical device size. The gate oxide is so thin that it can be drawn on an atomic scale (see right of plot). Full circles indicate the silicon atoms in the silicon substrate and the polysilicon gate electrode. White circles indicate the silicon atoms in the oxide structure. In 2012 a gate oxide will be only 1.3 nm thick, or five silicon layers thick. Two of the silicon atoms are bound to the crystalline silicon at the interface, so the 'bulk' oxide only consists of three atomic layers, which is now demonstrated by Müller *et al.*¹ to be just enough to provide a working insulating layer.

2010年頃 gate oxide (SiO₂) thicknessが物理的限界1.3nm (0.0013μm)に到達



Intelホームページ(2003)

2001年に最新のトランジスタ開発に成功

2010年にわかってムーアの法則を維持できることを実証

今回発表された成果で特に重要なのは、開発された新型トランジスタが数世代先のプロセス技術で製造されていないながら、現在のトランジスタと同じ物理構造および材料で形成されているということです。

これまで科学者の多くは、現行の物理構造と材料では、微細化の進むマイクロプロセッサを製造するのは非常に困難で、近い将来には原子レベルのミクロな世界でのみ起こる量子力学的な効果に基づくナノテクノロジーのみが有効な手法になると予想していました。しかし、インテルの新型トランジスタは、この一般的な見解をくつがえす決定的な証拠となりました。また、2010年にわかってムーアの法則を推進する上で根本的な障壁がないことも同時に立証されました。

製造プロセス技術の資源および今後の予定

導入年	製造プロセスルール	トランジスタのゲート長	典型的な動作電圧
1995	0.35マイクロン	0.35マイクロン	2.5ボルト
1997	0.25マイクロン	0.20マイクロン	1.8ボルト
1999	0.18マイクロン	0.13マイクロン	1.5ボルト
2001	0.13マイクロン	70ナノメートル	1.3ボルト
2003	90ナノメートル	90ナノメートル	1.1ボルト
2005	65ナノメートル	30ナノメートル	0.85ボルト
2007	45ナノメートル	20ナノメートル	0.7ボルト
2009	30ナノメートル	15ナノメートル	0.6ボルト

(2007年には、動作周波数 20GHz、トランジスタ数 10億個に到達予定)

今回発表された次世代技術は、2006~2010年頃までに 10億個ものトランジスタを集積したマイクロプロセッサを実現する重要な基礎になります。また、その一部については、早ければ 2006年から量産ラインに組み込まれる見込みです。さらに 2007年を目標として、動作周波数が 20GHz、動作電圧が 1ボルト以下のマイクロプロセッサを開発する予定です。

2010年頃まで高集積化、微細化する
(10億トランジスタ/チップ、20GHz)

2010年頃、シリコンチップの微細化(スケーリング)は物理的限界に達してしまう(まずgate oxide thickness)。

物理的限界に近づく前に、スケーリングによるスピードアップは頭打ちになる。

半導体トップメーカーのIntelだけは従来スケーリング技術+ で行くことを主張している(～2010年)。

シリコンチップ(LSI)の技術は、量産開始まで約10年かかる。今、“ポスト・スケーリング技術”を仕込まないと間に合わない。

現在、米韓日欧の半導体メーカーによる天下分け目の開発競争が行われている。タイムリミット(納期)が決まっているので、苦しい作業。

どうなるのだろうか？

日々進歩している世界なので、予想は難しいが、今、歴史の節目にさしかかかっていて、何かしらの大変化が起きそうだ。

1. あまりにハードルが高すぎて、どこも成功しない。コンピュータの進化は今までのようには進まないが、メーカーに平和が訪れる。
2. どこかの会社が成功し、その会社がトップメーカーに躍り出る。他の会社はどうなるのだろうか？
3. 国を挙げての総力戦(日本の全メーカー+国の共同開発)が成功し、全社が利益を被る。再び日本は半導体大国として歩み出す。 などなど。

2. シリコンチップのスピードは何で決まっているか？

どうしたら限界を超えられるのか？

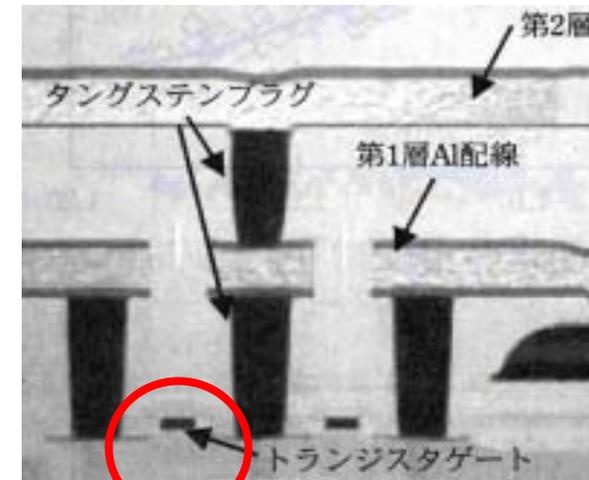
シリコンチップ(大規模集積回路LSI)

スイッチ(トランジスタ)とそれをつなぐ配線からなる

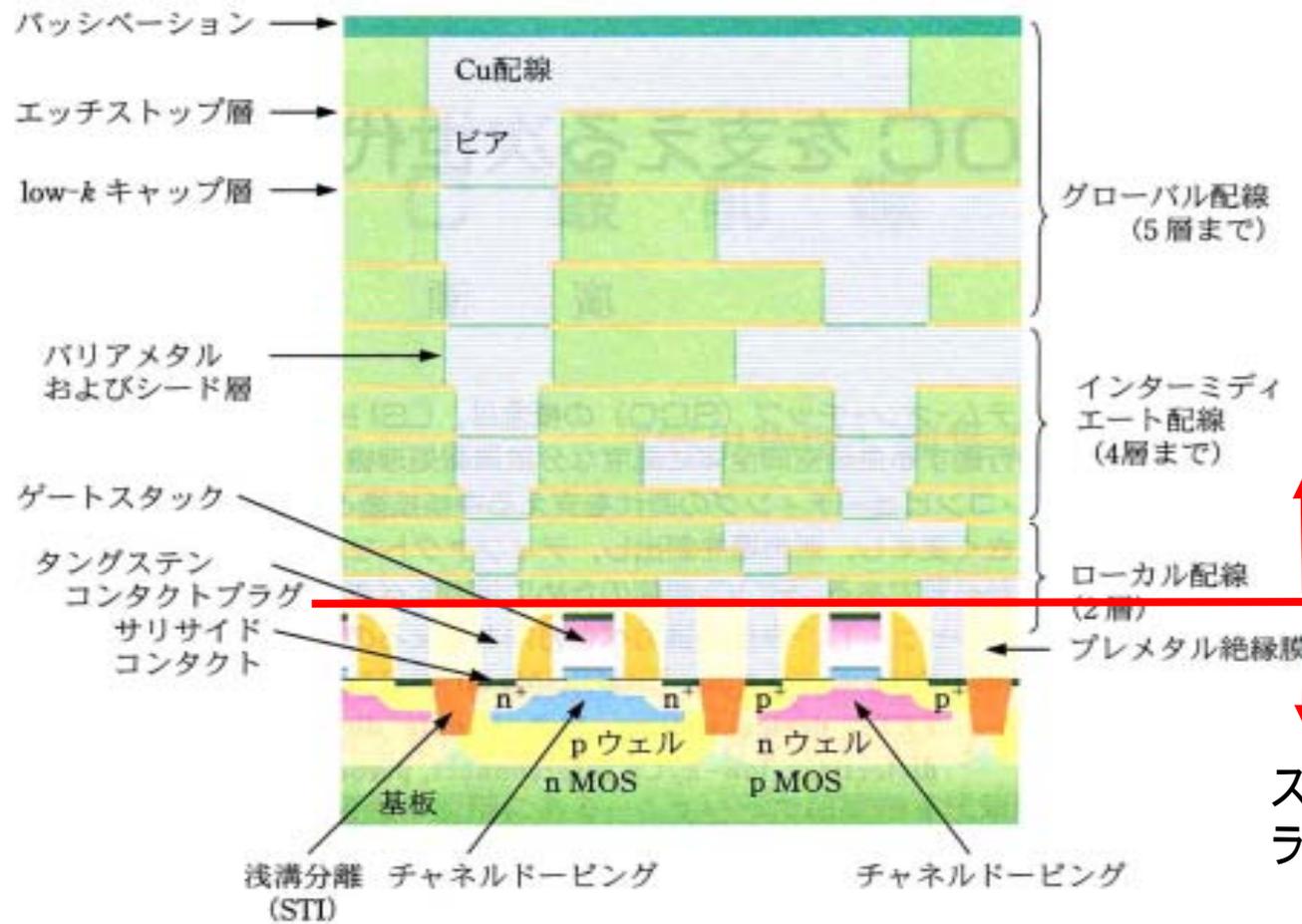
シリコンチップのスピード

= スイッチングの速さ、配線(情報伝達)の速さ

彦坂・恵下:応用物理71,1120(2002)



スイッチ

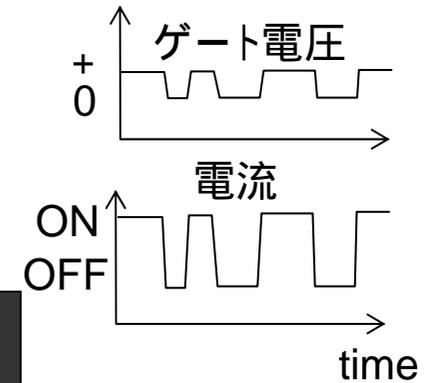
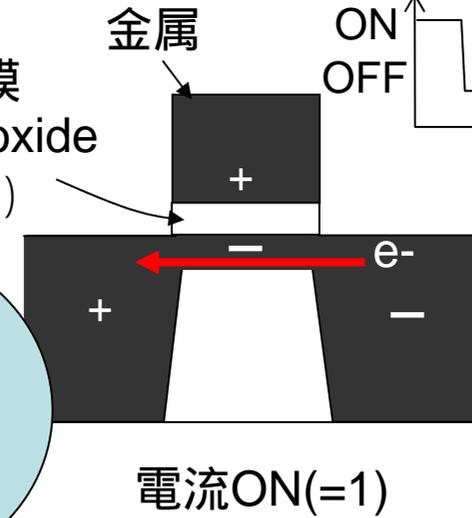
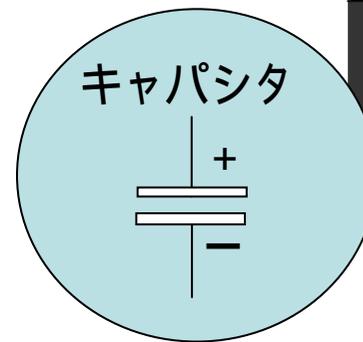
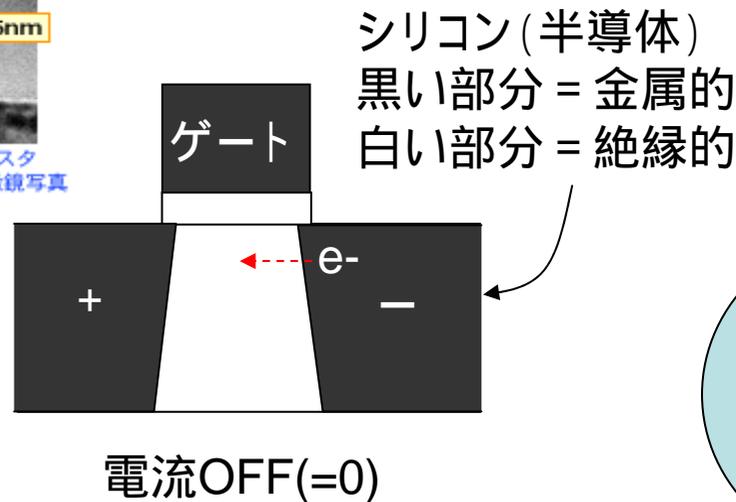
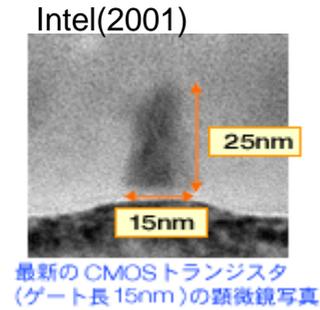


スイッチをつなぐ配線

スイッチ(トランジスタ)

廣瀬:応用物理71,1091(2002)

トランジスタ(MOSFET)のスイッチング原理



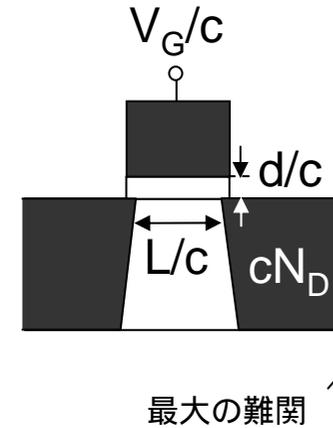
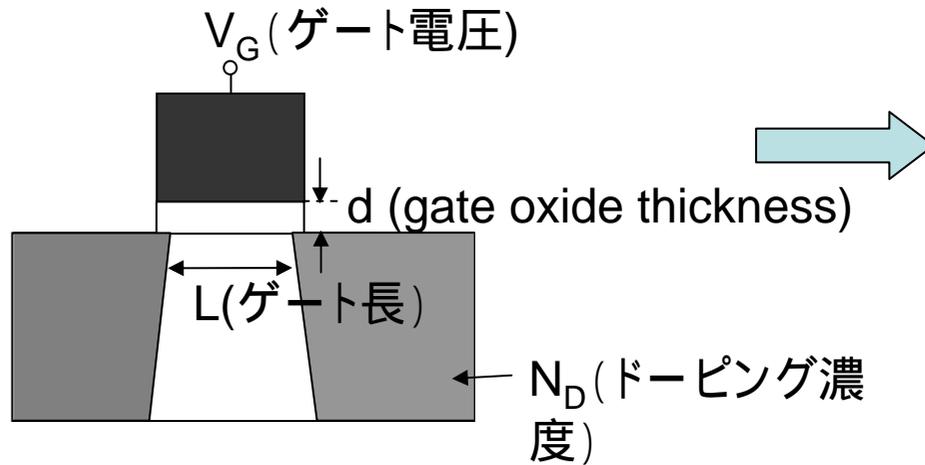
トランジスタのスイッチングスピード

= 電子がゲートの下を走り抜ける時間(ゲート長L、電子の速度)で決まる

電子の速度は物質によって決まっているため、ゲート長を短くすることでスイッチングスピードを速くする。

しかし、スイッチとしての機能(電流のON/OFF)を維持するためには「スケーリング法則」を満たさなければならない。

トランジスタ(MOSFET)のスケールング法則



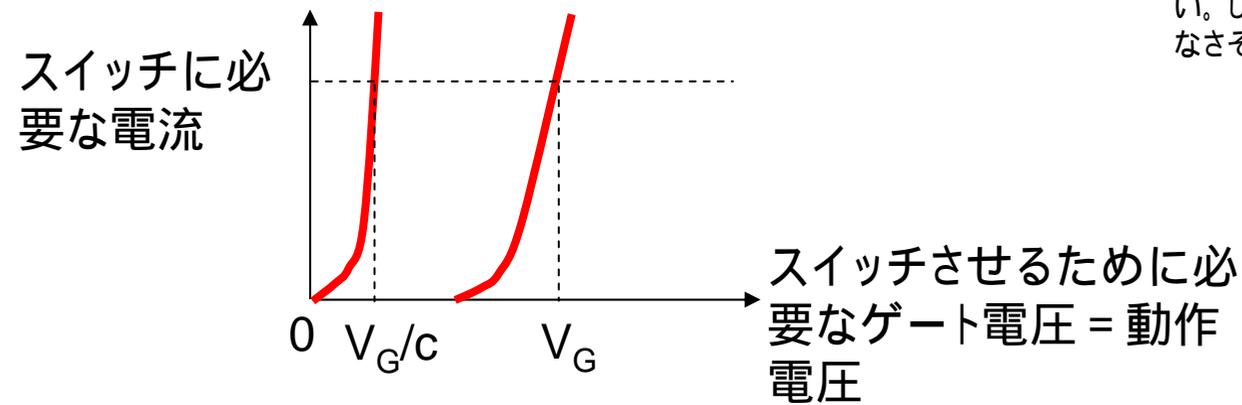
研究所レベルでは10nm以下も成功している。量産レベルは、リソグラフィー装置メーカーに他人まかせ。

Lを1/cにする

dを1/cにする

N_D をc倍にする

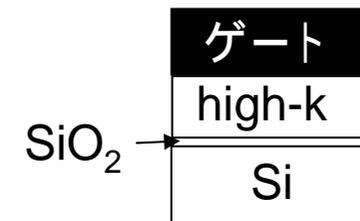
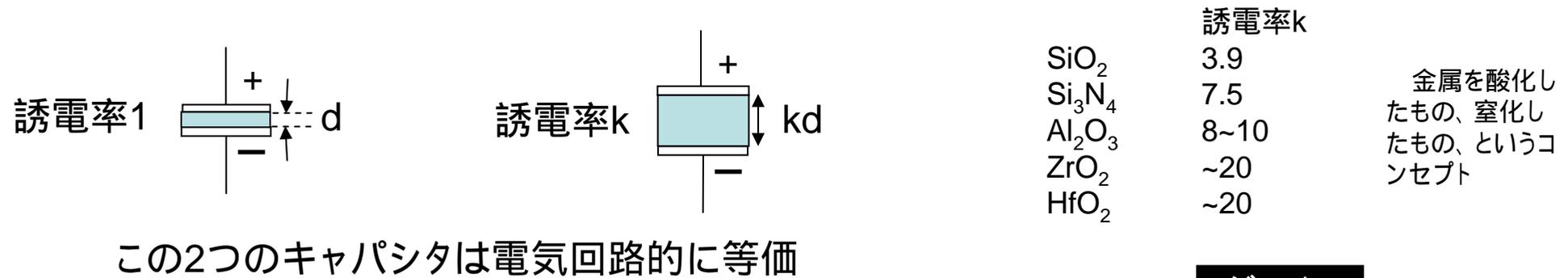
固溶度の限界、ドーピングによるシリコン結晶の破壊(欠陥生成)があって難しい。しかし出来ないことはなさそう



スケールングすると、スイッチングスピードはc倍に上がり、消費電力は $1/c^2$ に下がる。

d (gate oxide thickness) のポストスケール技術

SiO₂の代わりに、high-k (高誘電率) 絶縁膜を使うことで、絶縁膜の厚さを維持する。



現状の課題:

絶縁性は非常に良好。しかし、膜の質に問題があるようで、電子のスピードを落としてしまい、期待されたスピードアップにはつながっていない。

どのhigh-k膜もシリコンとの接合が悪いので、薄いSiO₂をはさむ必要がある。

ゲート(ポリSi、メタル)との接合が悪い。

信頼性(耐熱性(1000)があるか?、100万個同じものが作れるか?、10年間性能が維持できるか?)

High-kの基本特許はUSの企業が取得。日本は苦しい。

配線のスピードアップ

より高周波数で動作させるには？

CとRを小さくする

配線自身の抵抗Rを小さくしたい

現在Al Cu (Alの2/3)

現状の課題：

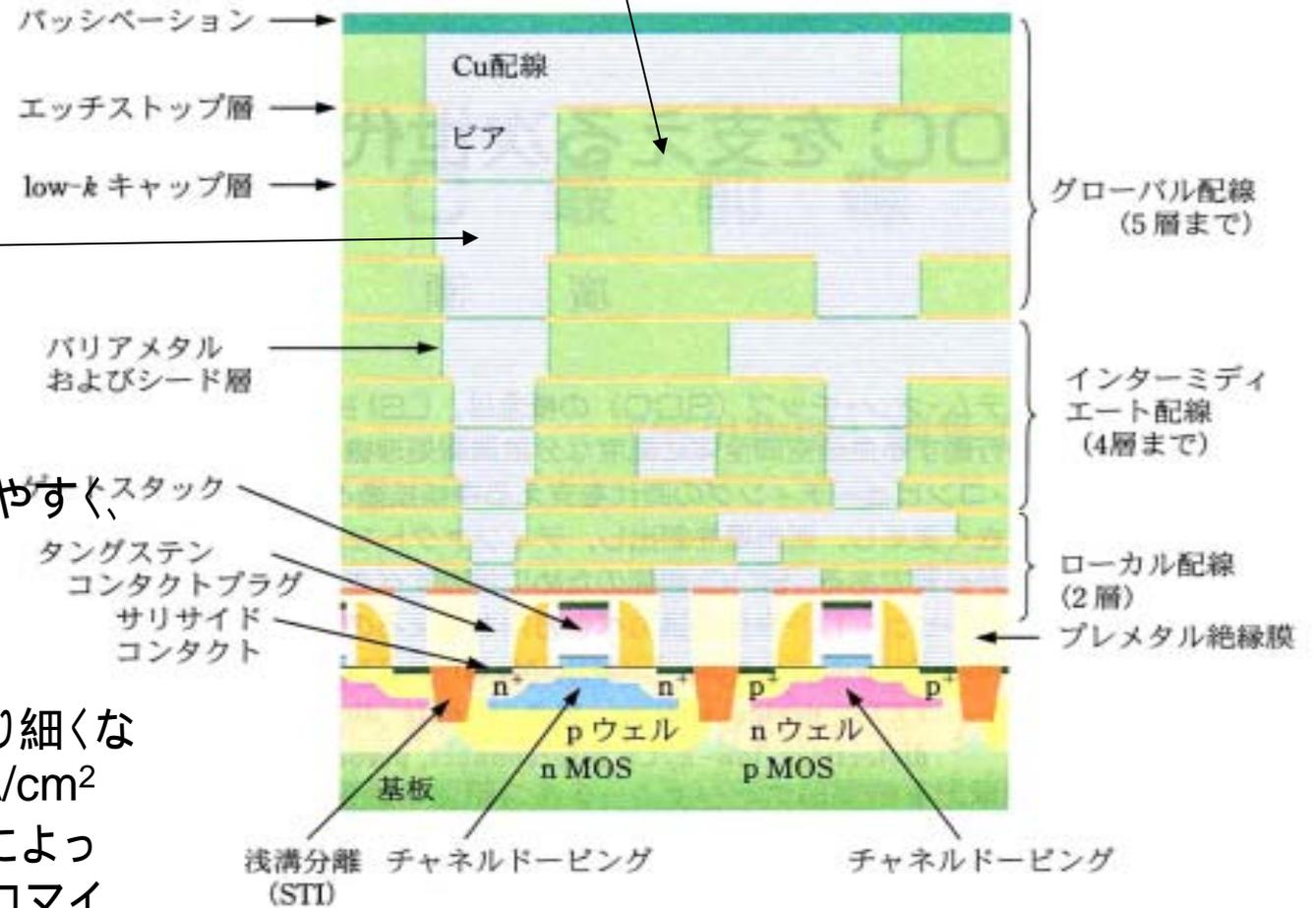
Low-k膜はスカスカなため、壊れやすく、
また、放熱効率が著しく悪い。

配線の多層化が難しい。

スケールングに従って、配線はより細くなる傾向にあり、電流密度は20万A/cm²に達している。このような大電流によって、配線が切れてしまう(エレクトロマイグレーション現象)。これを如何に防ぐか？

配線間のキャパシタンスCを小さくするよう誘電率の低い物質(low-k膜)で埋める必要がある

現在SiO₂ SiO₂ + 有機物(密度を低く)
K=3.8 K<2.9



廣瀬: 応用物理71,1091(2002)

3. シリコンチップの集積度にも限界が...

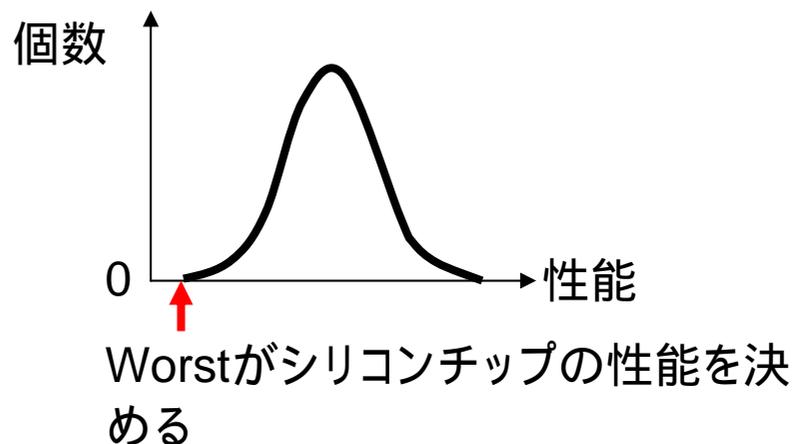
集積度の限界

ただ単に小さく作れば良いという訳ではない。集積度を10倍にすれば、不良率を1/10にする必要がある。

集積度100万のchip ほぼ同じ性能のトランジスタを100万個揃えるということ。

世の中には様々な物質が存在し、例えば、電子の速度の点で、シリコンを大きく上回る物質 (GaAs 10年以上も昔に動作周波数GHzを実現) も存在する。しかし、100万個トランジスタを作って、100万個同じものができる物質はシリコン以外に (今のところ) 存在しない。

先に挙げた、high-k膜技術、low-k膜技術、Cu配線技術も100個作って1個良品が出来るレベルならば現時点ですでに成功している。



シリコンとは言え、トランジスタ、配線の性能はばらつきを免れない。シリコンチップを確実に動かすために、Worstに合わせて仕様が決定される。つまり、チップの性能はWorstで決まっている。

集積度と性能を上げるためには、“ばらつきの科学”が必要

4. 企業は大学に期待している(ように思う)。それはやっぱり「基礎を固めて欲しい」というところだ。

企業の内部のベンチマークで、日本の大学が出ることはまずない(USの大学が登場することはある)。

LSI技術は、集積できてなんぼ。物質単体の評価ではよし悪しが付かない。しかし、実際にLSIを作って評価するところまで大学でやるのは難しい。

現在、企業は、納期の決まったポストスケーリング技術の仕込みにフル回転で、詳しい原理、物理を解析している時間も、人も、資金も無い。

企業 + 国による共同研究機構(ASPLA、MIRAI、ASUKA、selete、ASET)を利用する方向に。しかし、これらの研究機構も、実用化を視野に入れているため(大金を使う以上当然ではあるが...)、企業と同じ研究開発スタイルになり易い。企業と同じく、原理を調べている時間がない。

やはり、基礎を固めるという役割は、大学に期待されている。やるならば、物理原理をきちんと追求するところまで。それができれば存在感は大きい。